

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 2 月 2 7 日  
Date of Application:

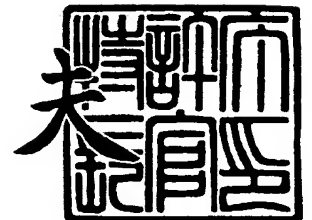
出 願 番 号                      特 願 2 0 0 2 - 3 7 9 4 9 6  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 2 - 3 7 9 4 9 6 ]

出 願 人                      株式会社半導体エネルギー研究所  
Applicant(s):

2 0 0 3 年 1 0 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 8 9 0 2 4

【書類名】 特許願

【整理番号】 P006866

【提出日】 平成14年12月27日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

    【氏名】 岩淵 友幸

【特許出願人】

    【識別番号】 000153878

    【氏名又は名称】 株式会社半導体エネルギー研究所

    【代表者】 山崎 舜平

【手数料の表示】

    【予納台帳番号】 002543

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置の作製方法

【特許請求の範囲】

【請求項 1】

加工基板上に複数の表示装置を形成し、分断によって前記複数の表示装置を得る表示装置の作製方法であって、

前記表示装置の信号入力端子から前記加工基板端部まで、配線パターンを形成する工程を有し、

前記配線パターンは、前記表示装置と一対一で繰り返される固定パターンの配列として露光することによって形成されることを特徴とする表示装置の作製方法。

【請求項 2】

加工基板上に複数の表示装置を形成し、分断によって前記複数の表示装置を得る表示装置の作製方法であって、

前記表示装置の信号入力端子から前記加工基板端部まで、配線パターンを形成する工程と、

前記配線パターンと、脱着可能な導電性器具とを、前記加工基板端部付近で接触させる工程と、

前記配線パターンと、前記導電性器具とを分離する工程とを有することを特徴とする表示装置の作製方法。

【請求項 3】

請求項 2 において、

前記導電性器具は、前記配線パターンと、前記加工基板端部で接触させることにより、前記表示装置の信号入力端子同士をショートさせることを特徴とする表示装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、薄膜トランジスタ（T F T）を用いたアクティブマトリクス型の表

示装置およびその作製方法に関し、特に工程中および検査作業終了後に発生する静電気やプラズマ放電による素子破壊防止方法に関する。

#### 【0002】

##### 【従来の技術】

近年、基板上に周辺回路を一体形成したアクティブマトリクス型の表示装置が開発されてきている。前記表示装置は、TFTを用いてなる表示部を有するアクティブマトリクス回路と、同様にTFTを用いてなる周辺回路とを基板上に集積化した構成を有している半導体装置である。

#### 【0003】

また、製造面においては、生産性向上のため、加工基板の大型化が進み、近年では600×720mmサイズのガラス基板が主流になっている。今後もさらなる加工基板の大型化が進むと考えられている。加工基板が大型化することで、1枚あたりで作製出来る表示装置の枚数が多く出来る（多面取り）ため、生産性は大きく向上する。

#### 【0004】

前記TFTの断面図の一例を図12に示す。このようにTFTを用いてなる回路は積層構造をしている。この回路は、構成する各層の加工基板上への蒸着と所望の回路パターンへの加工とを繰り返すことによって所望の積層構造となる。

#### 【0005】

各層の回路パターンへの加工は、一般にフォトリソグラフィー技術によって製造される。フォトリソグラフィーでは回路パターンを含むレチクルを介して、各層毎に被着されたフォトレジストに光を照射し、回路パターンをフォトレジストに露光する。そして、得られたレジスト膜を保護膜としてエッチングし回路パターンに加工を行う。

#### 【0006】

1枚の大型加工基板に、同形複数の回路を形成する方法として、ステップ・アンド・リピート露光方法がある。図11に、この露光方法を行う露光装置の概略図を示す。この露光装置は露光するための光源1101と、光源からの光を部分的に遮光することによってレチクル上の露光領域を選択するためのブラインド1

103、1104、1105、1106と、レチクル1102と、パターンを投影する投影レンズ1109と、加工基板1110を移動させる可動ステージ1111からなる。

#### 【0007】

このステップ・アンド・リピート露光方法は、フォトリソグラフィ技術の、回路パターンを含むレチクルを介して行うフォトレジストへ露光を、加工基板1110の移動と交互に繰り返すことにより、加工基板上のフォトレジストに同形複数の回路パターンに露光することが出来る露光方法である。

#### 【0008】

したがって、この方法により、図1（B）に示すレチクル102上に形成された表示装置パターン103、信号入力端子パターン104でなる露光単位Dis105を繰り返し露光することによって、図1（A）に示すように複数の表示装置を形成することが可能である。

#### 【0009】

つまり、レチクル上に回路を構成する各層の回路パターンを形成し、各層毎に加工基板上に繰り返し露光を行うことにより、少ないレチクル数で多くの所望の回路を複数作製することが出来るため、回路作製コストの低減が可能となる。

#### 【0010】

一般に、ステップ・アンド・リピート露光方法においては、一連の露光工程に要する時間は、露光回数が少なければ少ないほど短くなる。さらに、露光に必要なレチクルの枚数が少なければレチクルの更新の作業が少なくなるため短くなる。さらに、露光に必要なレチクルの枚数が少なければ少ないほどレチクル作製にかかるコストを抑えることができる。

#### 【0011】

表示装置を製造する際には加工基板上には静電対策や検査工程の効率化等を講ずるため表示装置以外のパターンの形成が必要な場合がある。

#### 【0012】

例えば、図2（A）に示すように、加工基板101上に、表示装置103、信号入力端子104と同時に、前記静電対策や検査工程に用いる回路群（パターン

Aと表記する) 201を繰り返し露光する方法がある。

#### 【0013】

この場合、図2 (B) に示すように、レチクル102上に、表示装置パターン103、信号入力端子パターン104、パターンA201をそれぞれ1対1の組み合わせで形成しておくことにより、繰り返し露光によって同時に形成出来る。この方法によると、表示装置以外のパターンを含む場合でも、露光時間等が長くなることはない。すなわち生産性を低下させない。

#### 【0014】

この一例を図3に示す。図3 (A) に示すように、加工基板101上に、複数の表示装置103、信号入力端子104、ショート用パターンS301が形成されている。このショート用パターンS301は図3 (A) に示すレチクル102上のショート用パターンS301と表示装置用パターン103を含む露光単位Dis + S302を加工基板101上に繰り返し露光することにより形成されるので、表示装置そのものの生産性を低下させずに形成が可能である。

#### 【0015】

一方、加工基板にガラス基板や石英基板を用いる場合、基板表面での絶縁性が高いため、プラズマCVD成膜、スパッタリング、ドライエッチング等の工程において、オープンとなった配線上に静電気による電荷のチャージ等が生じ、素子が破壊される、静電破壊という現象がある。さらに、工程中以外にも、基板のアライメント、搬送等の作業中に生ずる静電気によっても、静電破壊が生ずることがある。

#### 【0016】

そこで、工程中には、オープンとなった信号入力端同士を出来るだけショートしておくことにより、電荷のチャージによって大きな電位差を生じにくくし、静電破壊を防止する方法がとられている。このような用途で形成された図3に示されるような表示装置の信号入力線同士を直接ショートするためのショート用パターンS301設け、加工基板上の表示装置を1枚ごとに分断する工程において除去されるのが一般的である。

#### 【0017】

**【発明が解決しようとする課題】**

一方、表示装置以外のパターンが、図4 (A) に示すように、パターンB401、パターンC402、パターンD403、パターンE404のように、表示装置パターン103と1対1の組み合わせで繰り返されない場合は、一般的には後述する2つの露光方法がある。

**【0018】**

第1の露光方法は図4 (B) に示す様に表示装置パターン103とパターンB401、パターンC402、パターンD403、パターンE404とを、それぞれ個別の露光単位である露光単位Dis105, 露光単位B405, 露光単位C406, 露光単位D407, 露光単位E408として露光する方法である。

**【0019】**

第2の露光方法は図5 (A) に示す様に、図4 (A) と同様のパターンを加工基板101上に形成するにあたり、複数の異なるレチクル102を用いて、表示装置パターン103とパターンB401、パターンC402、パターンD403、パターンE404とをそれぞれ組み合わせた露光単位Dis+B501, 露光単位Dis+C502, 露光単位Dis+D503, 露光単位Dis+E504を用いて露光する方法である。

**【0020】**

第1の方法は、表示装置パターン103のみを含む露光単位Dis105の露光に加え、新たな露光単位(露光単位B405, 露光単位C406, 露光単位D407, 露光単位E408)の露光が必要になる。従って露光工程に要する時間が増大する。

**【0021】**

第2の方法は、新たなレチクルが必要となり、レチクル枚数が増大する。このため、露光工程に要する時間と、レチクル製造のコストが共に増大する。

**【0022】**

従って、装置のパターンに比べ規則性に乏しいパターンによって静電対策や検査工程の効率化等を講ずる場合には、第1、第2の方法ともに生産性を犠牲にするという問題が発生する。

**【 0 0 2 3 】**

加えて、大型の加工基板上に表示装置を多数形成し、後に分断して製品とする工程においては、表示装置が正常に動作するかどうかの回路検査が必要となる。このような回路検査は、工程中に行われる必要があるため、このとき、各回路は独立していなければならない。よって、前述したショート用パターン S 3 0 1 は、この検査前に切断されていなくてはならない。

**【 0 0 2 4 】**

つまり、一度回路検査を行った後の工程では、形成されたショート用パターン S 3 0 1 はもはや機能しない状態となっていることになる。従って、従来のショート用パターン S 3 0 1 では回路検査後に発生する静電気による素子破壊を十分防止できないことが問題となっていた。

**【 0 0 2 5 】**

理想的には、回路検査の際は表示装置の信号入力端子同士はオープンにされているのが望ましく、他の工程あるいは基板搬送中などには、信号入力端子同士はショートされているのが望ましい。

**【 0 0 2 6 】**

ところで、検査前のショート用パターン切断工程では、複数のショートパターンの切断部を集合させることにより切断工程にかかる時間を短縮することが出来る。また、切断部から発生するパーティクルによる表示装置への影響を最小限にするために、切断部は出来るだけ基板端部に設置することが好ましい。このような場合、入力端子から加工基板の端部まで配線パターンの引き出しが必要となる。

**【 0 0 2 7 】**

しかしながら、図 6 に示すように各入力端子から加工基板の端部まで引き出された配線パターンである引き出し配線パターン 6 0 1 は、表示装置パターン 1 0 3 の配列パターンに比べ、法則性に乏しい。よって、引き出し配線パターン 6 0 1 を形成するには、前述した 2 つの方法のいずれかを用いなければならない。

**【 0 0 2 8 】**

具体的には、第 1 の露光方法に従い、図 7 (B) に示す様に表示装置パターン



103と引き出し配線パターン601を分割した分割配線パターンBB701、分割配線パターンBC702、分割配線パターンBD703、分割配線パターンBE704とを個別に含む露光単位である露光単位Dis105,露光単位BB705,露光単位BC706,露光単位BD707,露光単位BE708を用いて繰り返し露光を行い、図7(A)に示すような露光パターンを得る方法である。

#### 【0029】

または、第2の露光方法に従い、図8(A)に示す様に複数のレチクル102を用いて表示装置パターン103と分割配線パターンBB701、分割配線パターンBC702、分割配線パターンBD703、分割配線パターンBE704とを組み合わせた露光単位Dis+BB801,露光単位Dis+BC802,露光単位Dis+BD803,露光単位Dis+BE804を用いて繰り返し露光を行い、図8(A)に示すような露光パターンを得る方法である。

#### 【0030】

いずれの方法を用いた場合でも、前述のように、露光時間の増大や、レチクル枚数の増大といった、生産性に直接影響するデメリットを有している。このように、入力端子から加工基板の端部まで配線パターンの引き出しを形成する場合は、表示装置のみを加工基板上に形成した場合よりも生産性が低下する問題が生じていた。

#### 【0031】

本発明は、上記の課題に鑑みてなされたものであり、新規の構成および方法を用いて、表示装置周辺の、静電破壊防止用の入力端子から加工基板の端部まで引き出された配線パターンを効率的に形成する方法を提供するものである。

#### 【0032】

【課題を解決するための手段】

#### 【0033】

加工基板上に複数形成された表示装置と、表示装置の信号入力端子から加工基板の端部まで引き出された配線パターンは、表示装置を形成するパターンと、配線パターンの一部とを繰り返し形状とし、表示装置の配列と同数で繰り返し配列とする。

**【0034】**

これにより、露光工程において露光時間を増大させることなく、かつ生産性をそのままに、加工基板上に複数形成された表示装置と、表示装置の信号入力端子から加工基板の端部まで引き出された配線パターンとを形成することが出来る。

**【0035】**

表示装置の信号入力端子から加工基板の端部まで引き出された配線パターンと脱着可能な導電性器具との接触と非接触によって、表示装置の信号入力端子同士をショートする状態とオープンにする状態との切り替えを容易にする。

**【0036】**

これにより、回路検査と回路検査前後の静電対策の両立が可能になり歩留まりを向上させることになる。

**【0037】****【発明の実施の形態】**

以下に、本発明の実施の形態について記載する。図9、図10を用いて、本発明の半導体装置の製造方法を説明する。ここでは、半導体装置の例としては表示装置を例に挙げ、表示装置を加工基板上に複数形成する製造工程を例として説明する。

**【0038】**

周辺回路を一体形成したアクティブマトリクス型の表示装置を製造するために加工基板101を用いる。この加工基板上に配列した複数のアクティブマトリクス型の表示装置パターン103と、信号入力端子104から加工基板101の端部まで引き出された配線パターンである引き出し配線パターン群901を製造する。引き出し配線パターン群901と加工基板の端部で接触している導電性器具902は、各信号入力端子をショートさせるためのものであり脱着が可能なものである。

**【0039】**

新規の構成および方法を用いて、上記加工基板101上に表示装置周辺の、引き出し配線パターン群901を効率的に形成し、回路検査前後も各信号入力端子をショートすることによる静電破壊対策が可能な表示装置の製造方法を示す。

**【0040】**

上記加工基板101上に形成されるアクティブマトリクス型の表示装置を構成するTFT等と、引き出し配線パターン群901とは、各層の蒸着と、パターニングとを連続することにより積層構造を構築する。

**【0041】**

アクティブマトリクス型の表示装置と、引き出し配線パターン群901を構成する各層のパターンを形成するためのレチクルを用意する。前記各層のレチクル上の露光単位をステップ・アンド・リピート露光方法により加工基板上に繰り返し露光しアクティブマトリクス型の表示装置と、引き出し配線パターン群901とを製造する。

**【0042】**

図10を用いて、引き出し配線パターン群901を形成するためのレチクル上のレイアウト方法を以下に記す。

**【0043】**

レチクル102に表示装置パターン103と、繰り返し露光により引き出し配線パターン群901を形成するための繰り返し配線パターン群1001と、を含む露光単位Dis+R1006をレイアウトする。

**【0044】**

繰り返し配線パターン群1001は、前記露光単位Dis+R1006を図10(b)の様に繰り返し配列した際、互いに接続し、引き出し配線パターン群0901を形成するようにレイアウトする。すなわち、繰り返し配線パターン群1001内の繰り返し配線パターンRA1002と、繰り返し配線パターンRB1003と、繰り返し配線パターンRC1004と、繰り返し配線パターンRD1005とは、露光単位Dis+R1006を図10(b)のように繰り返し露光した際に互いに接続し、引き出し配線パターンRA+RB+RC+RD1007を形成するようにレイアウトする。繰り返し配線パターン群1001内のその他の繰り返し配線パターンも同様にレイアウトする。

**【0045】**

前記のレチクルを用いてステップ・アンド・リピート露光方法による、表示装置

パターン 103 と、引き出し配線パターン群 901 の形成方法を以下に記す。

#### 【0046】

前記露光単位 Dis + R1006 をステップ・アンド・リピート露光方法により図 10 (b) に示す配列になるように繰り返し露光を行う。この繰り返し露光により加工基板上 101 に表示装置パターン 103 と、繰り返し配線パターン群 1001 の接続により、引き出し配線パターン群 901 とを形成する。すなわち、図 10 (A) の露光単位 Dis + R1006 を図 10 (b) のように繰り返し露光することにより、繰り返し配線パターン RA1002 と、繰り返し配線パターン RB1003 と、繰り返し配線パターン RC1004 と、繰り返し配線パターン RD1005 とを接続し配線パターン RA + RB + RC + RD1007 を形成する。

#### 【0047】

引き出し配線パターン群 901 の内、引き出し配線パターン 1007 以外の引き出し配線パターンも同様に繰り返し配線パターンの接続によって形成する。

#### 【0048】

また、図 9 の繰り返し配線パターン群 1001 の接続によって形成される表示装置の信号入力端子と接続していない配線パターンは、引き出し配線パターン群 901 を形成する過程に付随して形成される副産物パターン群 903 である。この副産物パターン群 903 には特に役割はない。

#### 【0049】

上記の方法により加工基板上に複数の表示装置のみを製造する場合の露光回数と変わらない露光回数で複数の表示装置と、各表示装置の信号入力端子から加工基板の端部まで引き出された引き出し配線のパターン群 901 とを製造することが可能となる。

#### 【0050】

なお、引き出し配線パターン群 901 は、表示装置の配線パターンを形成する層を用いて形成するのが望ましいが、特に限定はしない。工程の都合や、表示装置の構成によっては、TFT のゲート電極を形成する層を用いて、引き出し配線パターン群 901 を形成しても良い。

**【0051】**

次に、表示装置の信号入力端子同士をショートする状態とオープンにする状態との切り替えを容易にする方法を下記に記す。

**【0052】**

引き出し配線のパターン群 901 を製造する工程が終了後、図 9 に示すような導電性器具 902 を引き出し配線パターン群 901 に接触させ各表示装置の信号入力端子をショートさせる。その後の工程は加工基板 101 の端部に導電性クリップ 902 が装着されたまま行う。

**【0053】**

回路検査の際には、加工基板 101 の端部の導電性クリップ 902 を加工基板 101 の端部から外し、各表示装置の信号入力端子をオープンな状態として、アクティブマトリクス型の表示装置の回路検査を行う。

**【0054】**

回路検査終了後、導電性クリップ 902 を再び引き出し配線パターン群 901 に接触させ、各表示装置の信号入力端子をショートさせる。その後、次工程および加工基板の運搬を行う。

**【0055】**

以上の新規構成および方法を用いることにより上記加工基板上に表示装置周辺の、静電破壊防止用の信号入力端子から加工基板の端部まで引き出された引き出し配線パターン群 901 を効率的に形成し、TF T 工程終了以降の回路検査後も信号入力端子をショートすることによる静電破壊対策が可能な表示装置の製造をすることが可能となる。

**【0056】**

本実施形態では TF T を用いた半導体装置の一例として表示装置の製造方法を説明したが、同様の方法を用いて CPU やメモリ等を製造しても良い。

**【0057】****【発明の効果】**

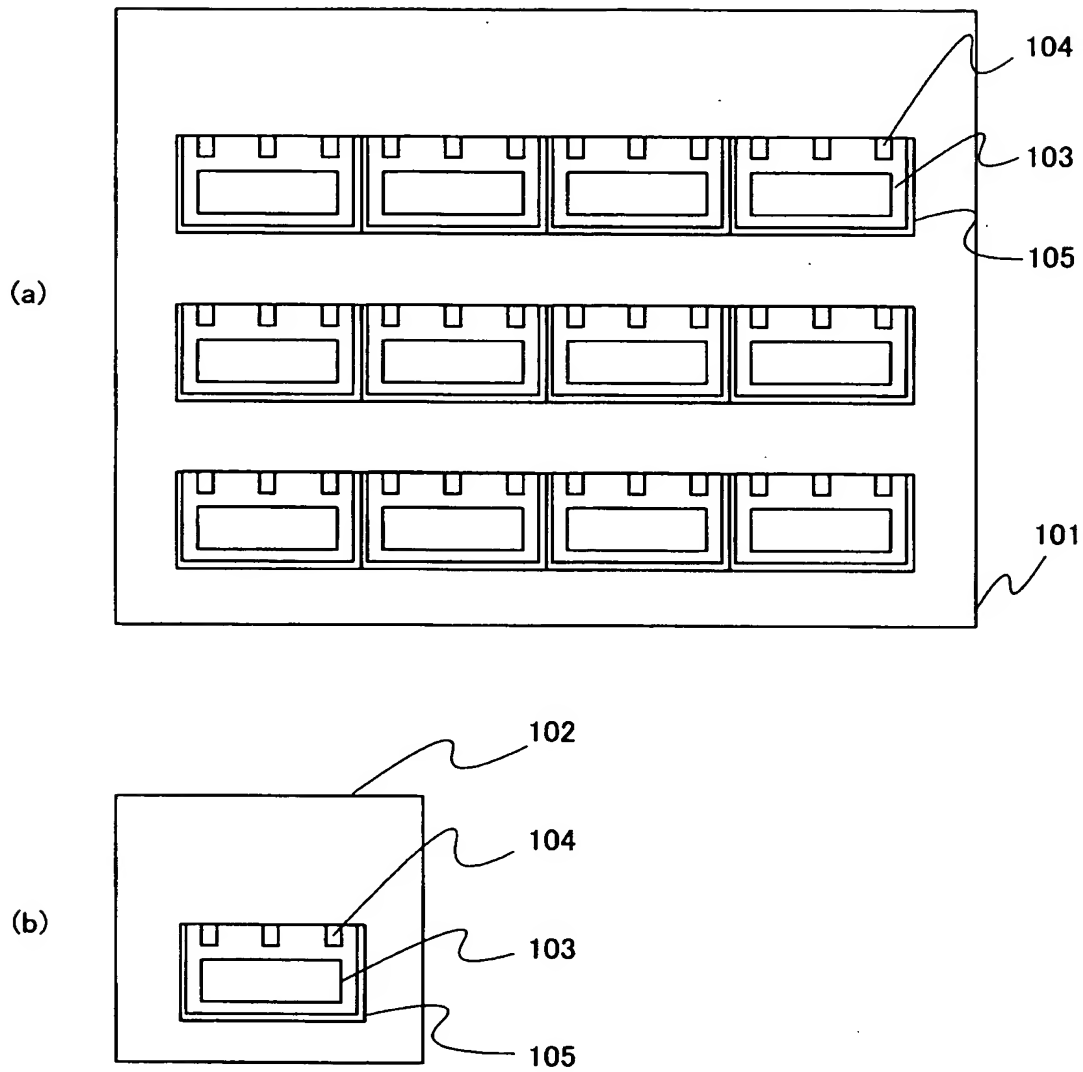
本発明に開示する発明を利用することにより、生産性を犠牲にすることなく回路検査前後の静電破壊を防ぎ生産歩留まりを向上させることが出来る。

**【図面の簡単な説明】**

- 【図 1】 加工基板上に繰り返しパターンを連続露光する工程を示す図。
- 【図 2】 加工基板上に繰り返しパターンを連続露光する工程を示す図。
- 【図 3】 加工基板上に繰り返しパターンを連続露光する工程を示す図。
- 【図 4】 加工基板上に繰り返しでない領域を含むパターンを連続露光する工程を示す図。
- 【図 5】 加工基板上に繰り返しでない領域を含むパターンを連続露光する工程を示す図。
- 【図 6】 加工基板上に繰り返しでない領域を含むパターンを連続露光する工程を示す図。
- 【図 7】 加工基板上に繰り返しでない領域を含むパターンを連続露光する工程を示す図。
- 【図 8】 加工基板上に繰り返しでない領域を含むパターンを連続露光する工程を示す図。
- 【図 9】 本発明に従って連続露光により形成されるショート用パターンと、端子のショート方法を示す図。
- 【図 10】 本発明に従って、加工基板上にショート用パターンを含むパターンを連続露光する工程を示す図。
- 【図 11】 加工基板上に繰り返しパターンを連続露光する露光装置を示す図。
- 【図 12】 T F T の断面を示す図。

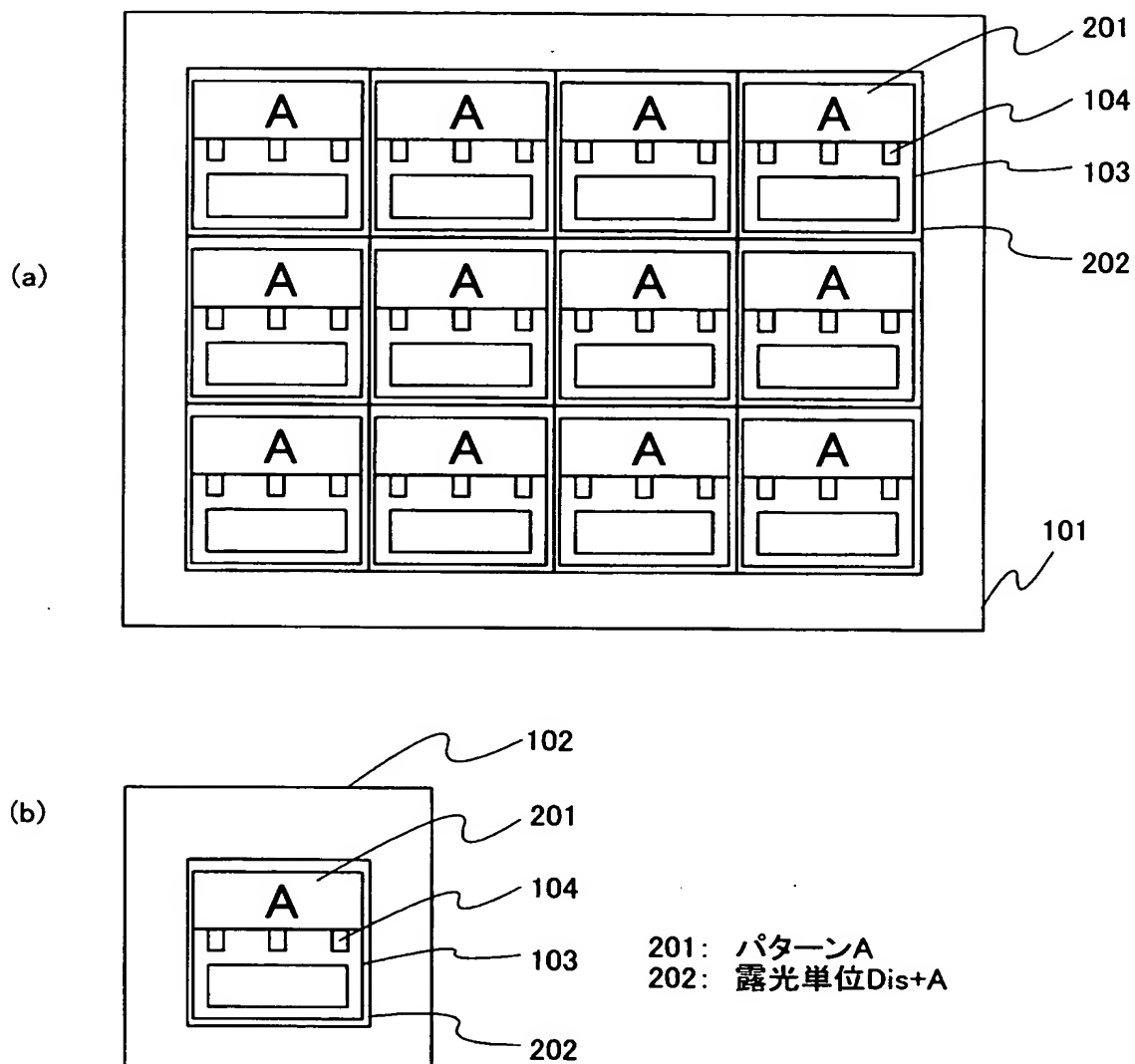
【書類名】 図面

【図 1】



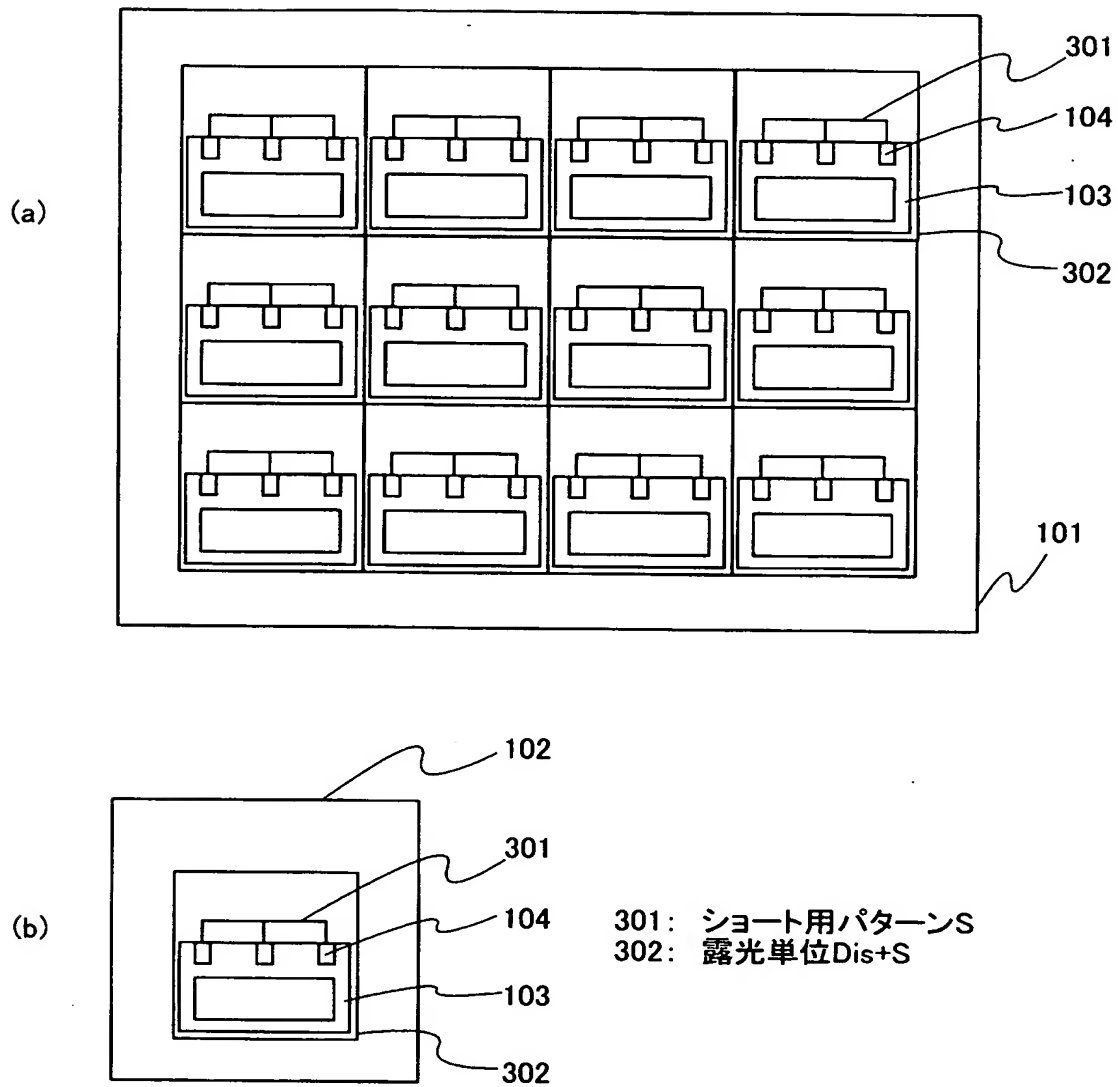
- 101: 加工基板  
102: レチクル  
103: 表示装置パターン  
104: 信号入力端子パターン  
105: 露光単位Dis

【図 2】

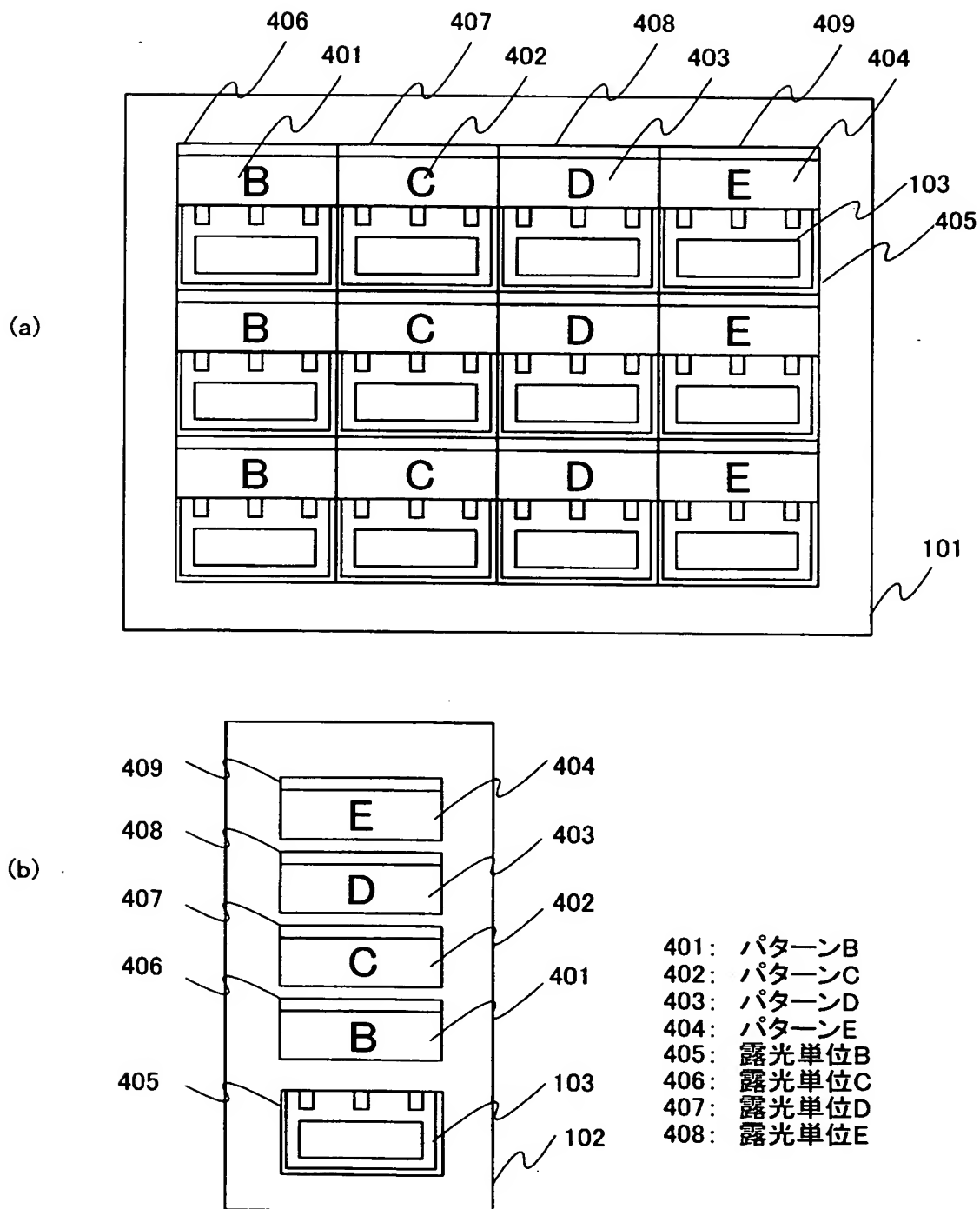




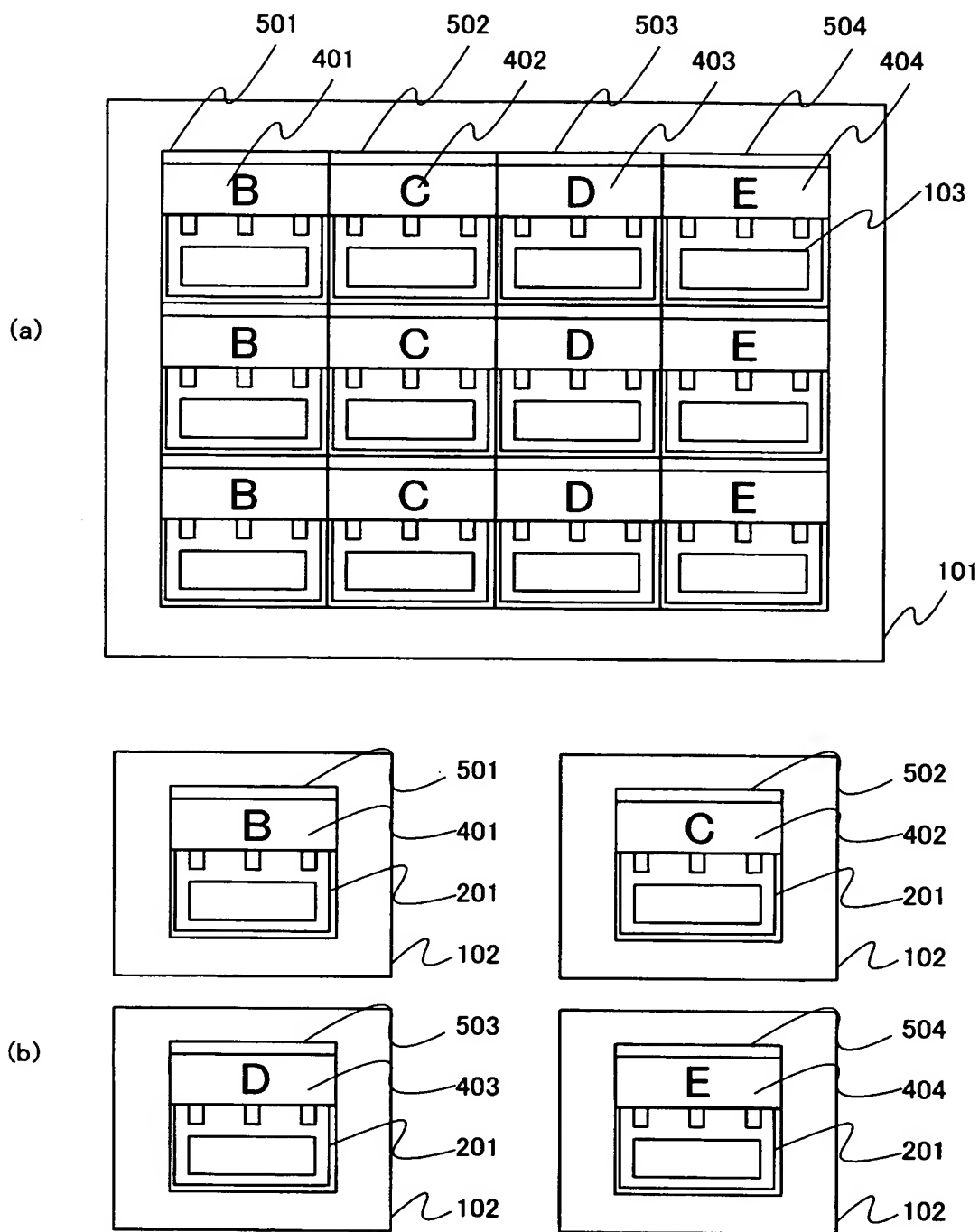
【図 3】



【図 4】

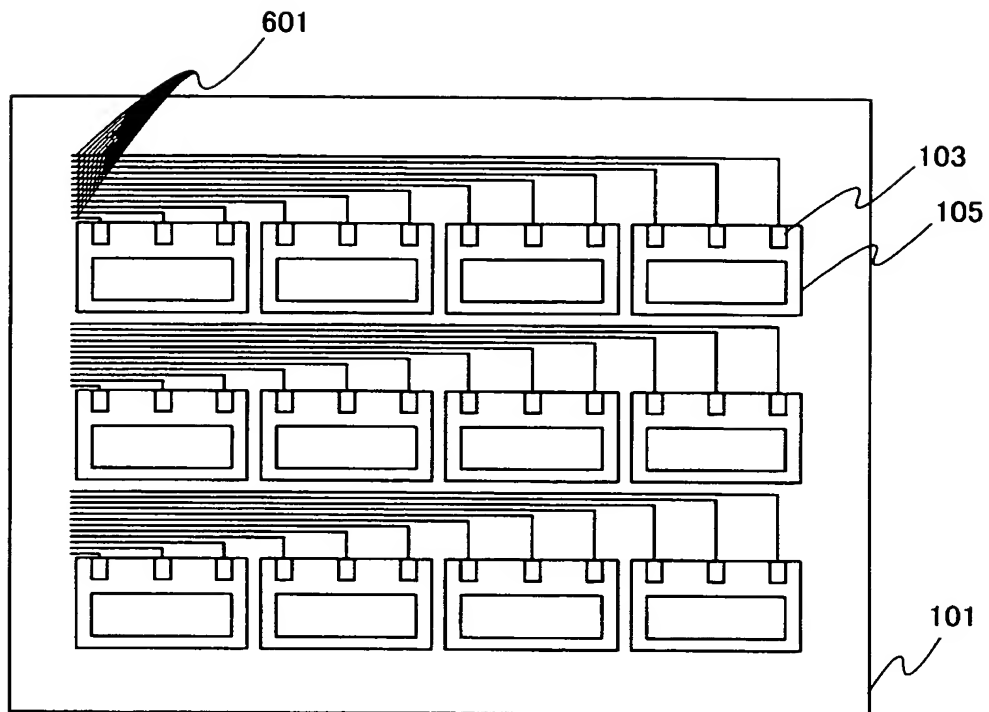


【図 5】



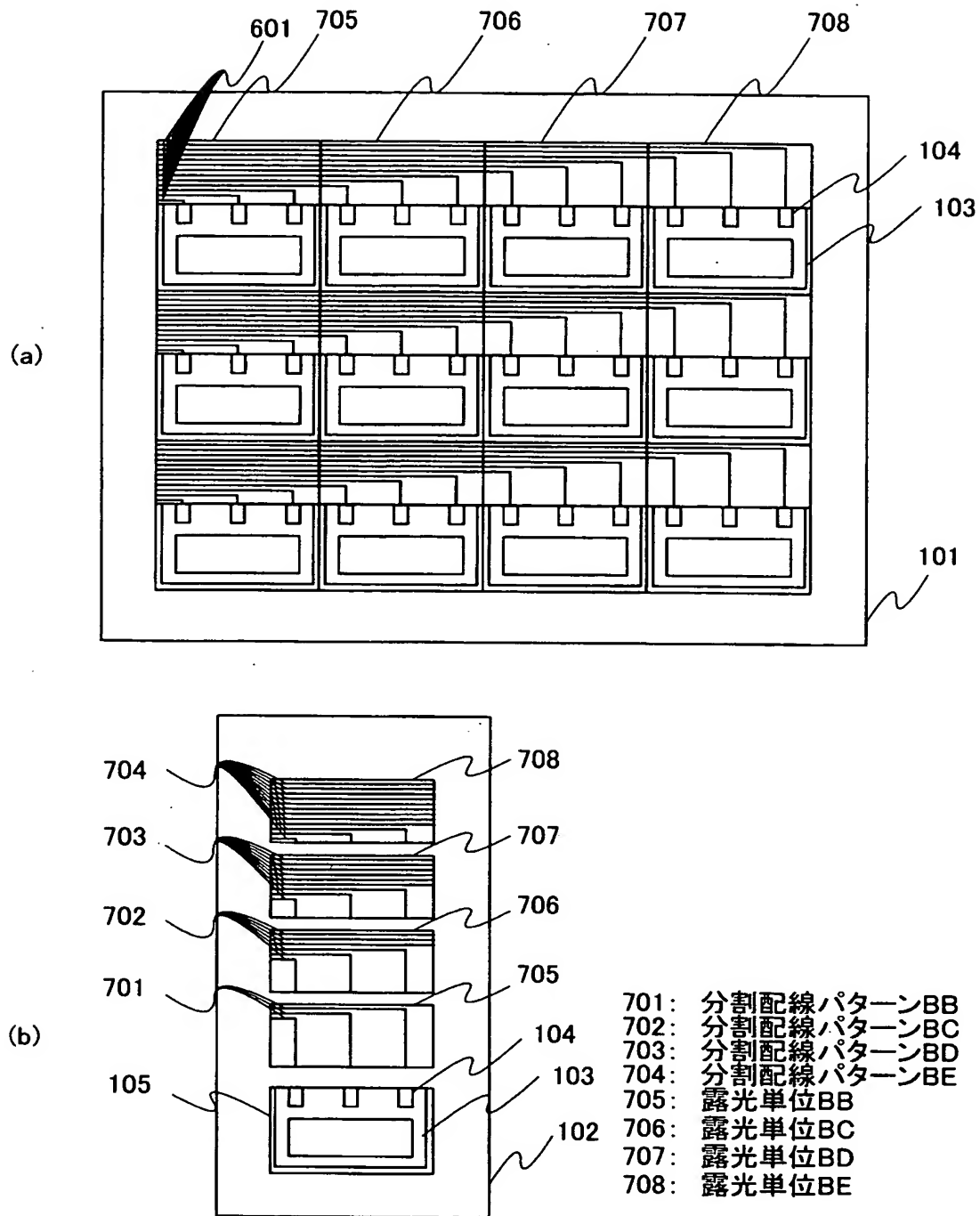
501: 露光単位Dis+B  
 502: 露光単位Dis+C  
 503: 露光単位Dis+D  
 504: 露光単位Dis+E

【図 6】

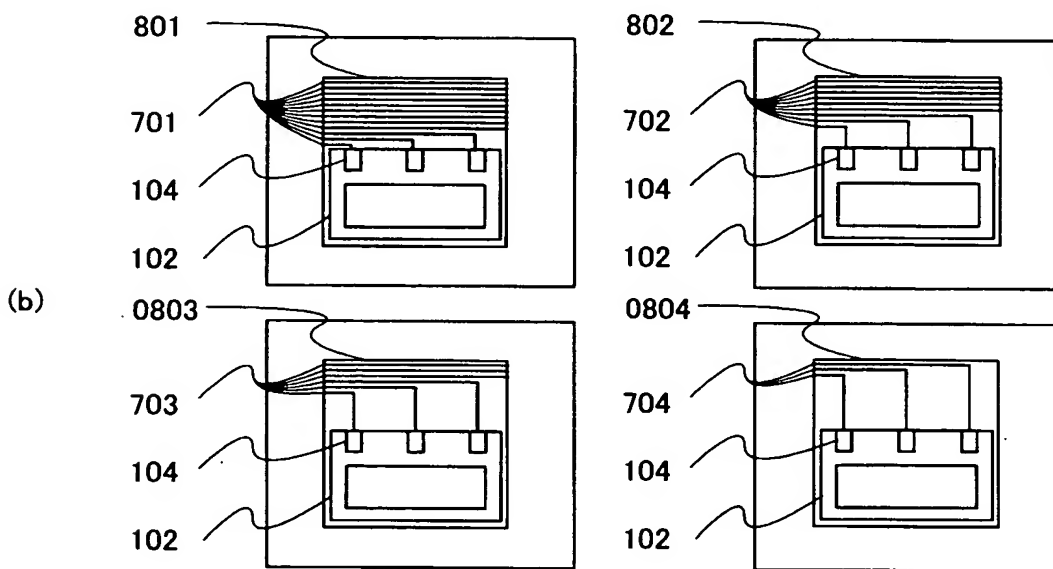
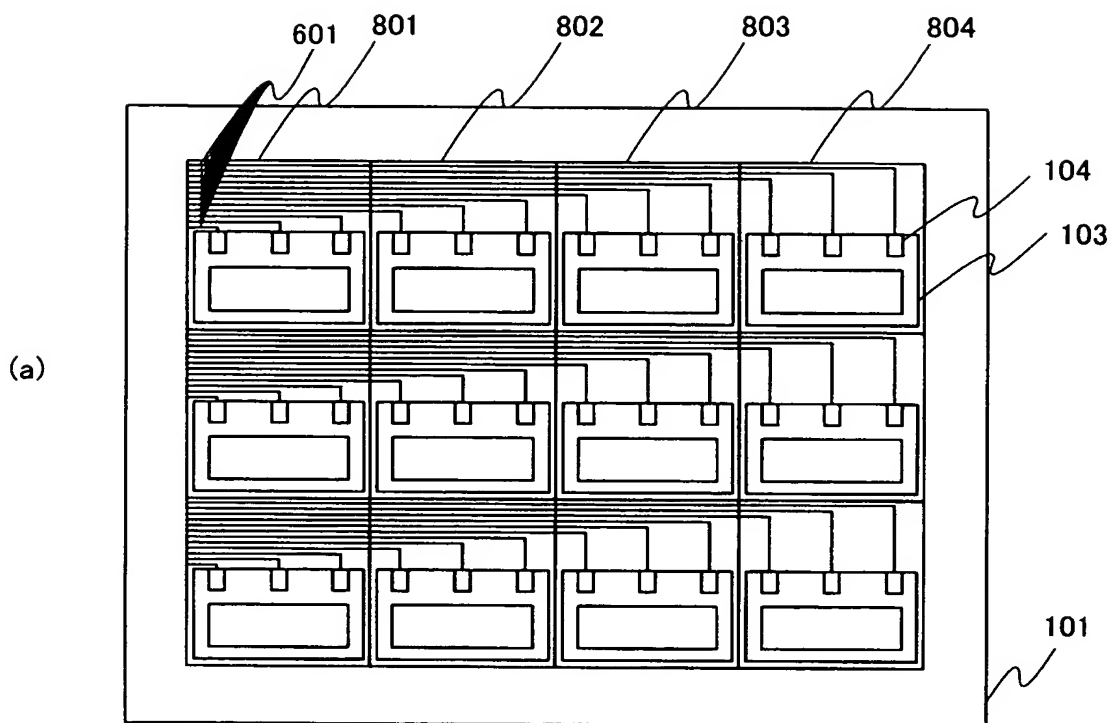


601: 引き出し配線パターン

【図 7】

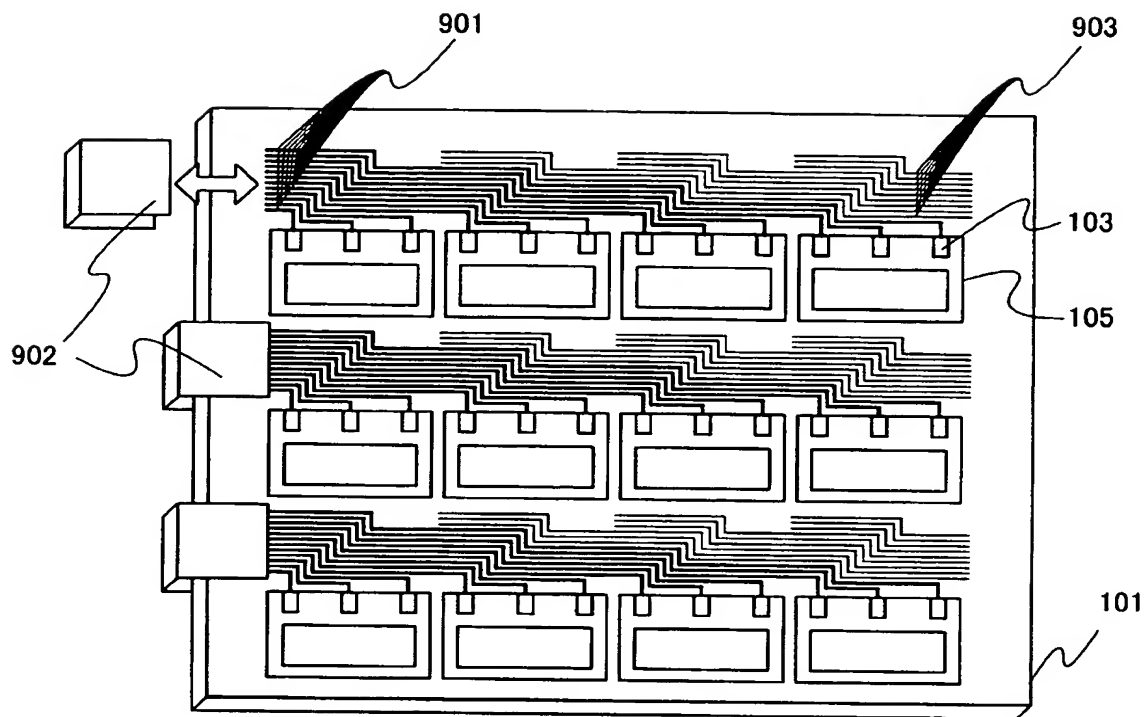


【図 8】



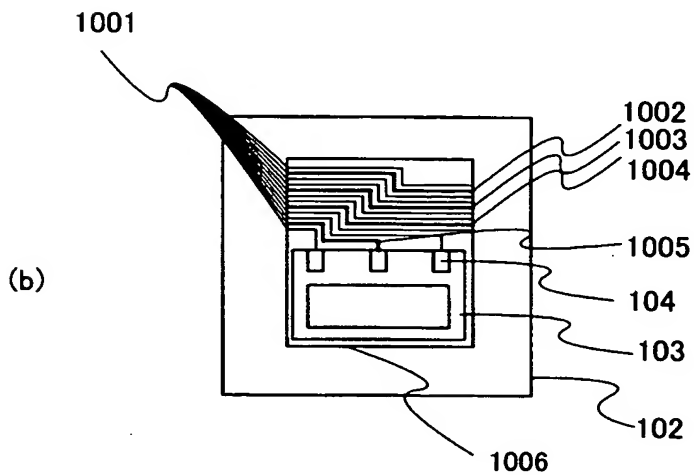
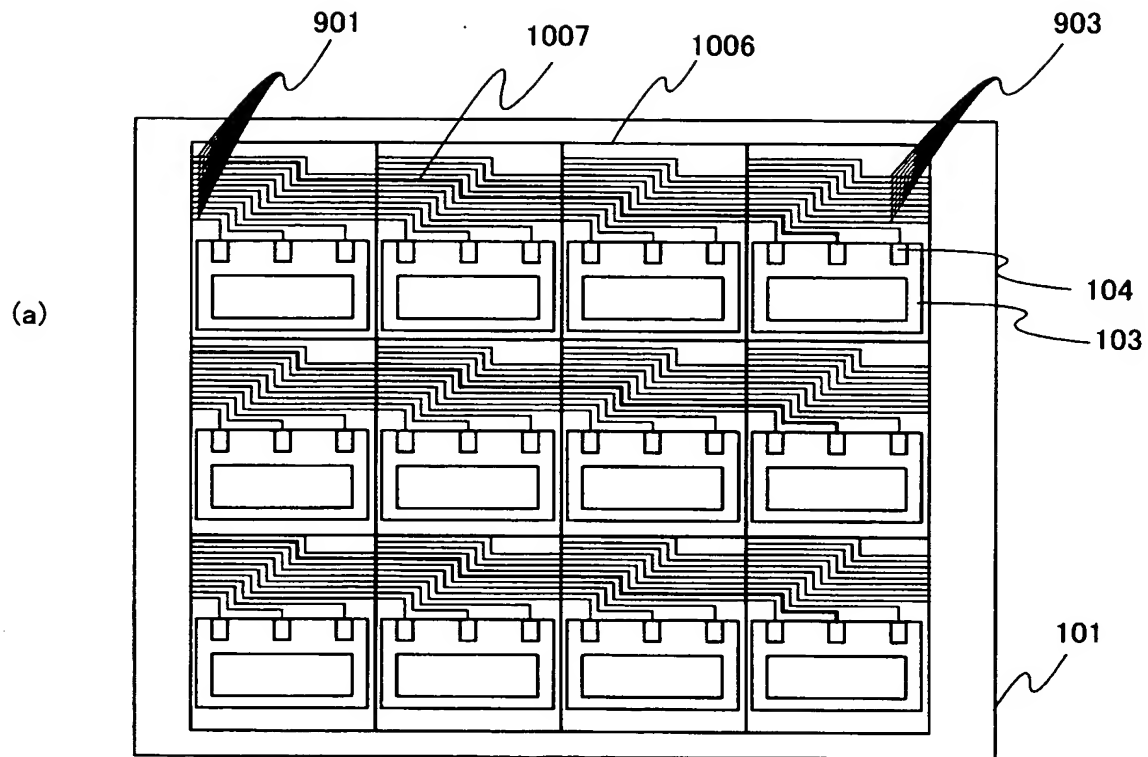
801: 露光単位Dis+BB  
 802: 露光単位Dis+BC  
 803: 露光単位Dis+BD  
 804: 露光単位Dis+BE

【図 9】



- 901: 引き出し配線パターン群  
902: 導電性器具  
903: 副産物パターン群

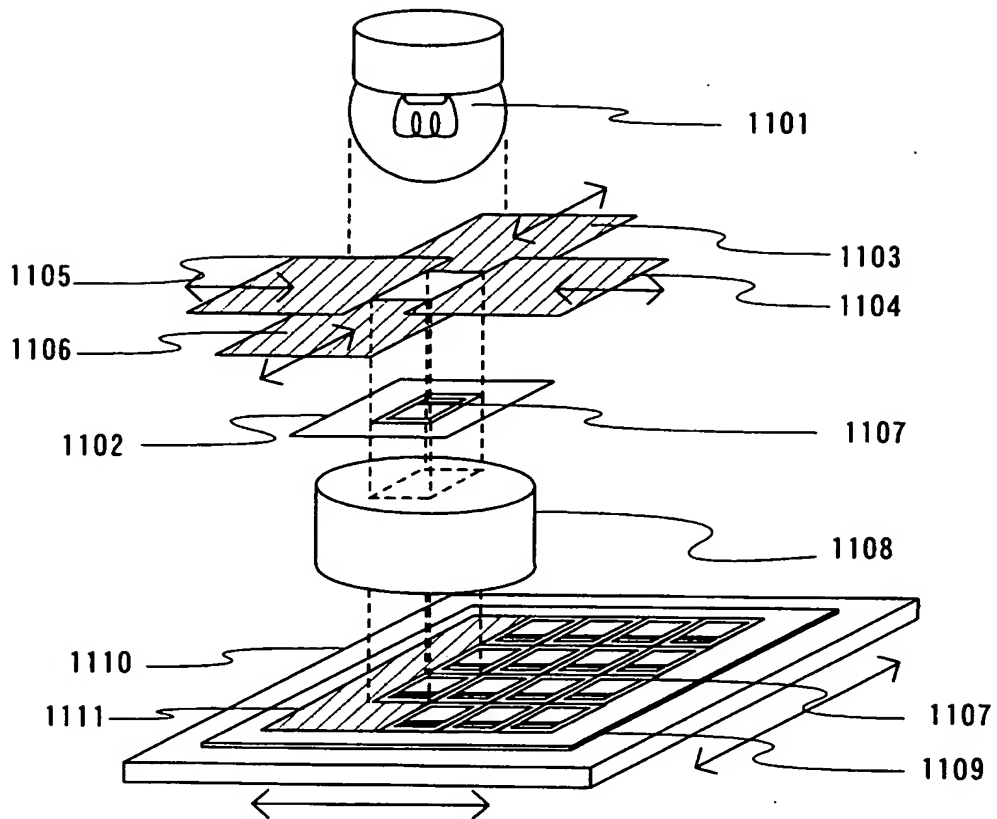
【図 10】



- 1001 : 繰り返し配線パターンR群  
 1002 : 繰り返し配線パターンRA  
 1003 : 繰り返し配線パターンRB  
 1004 : 繰り返し配線パターンRC  
 1005 : 繰り返し配線パターンRD  
 1006 : 露光単位Dis+R  
 1007 : 引き出し配線パターンRA+RB+RC+RD

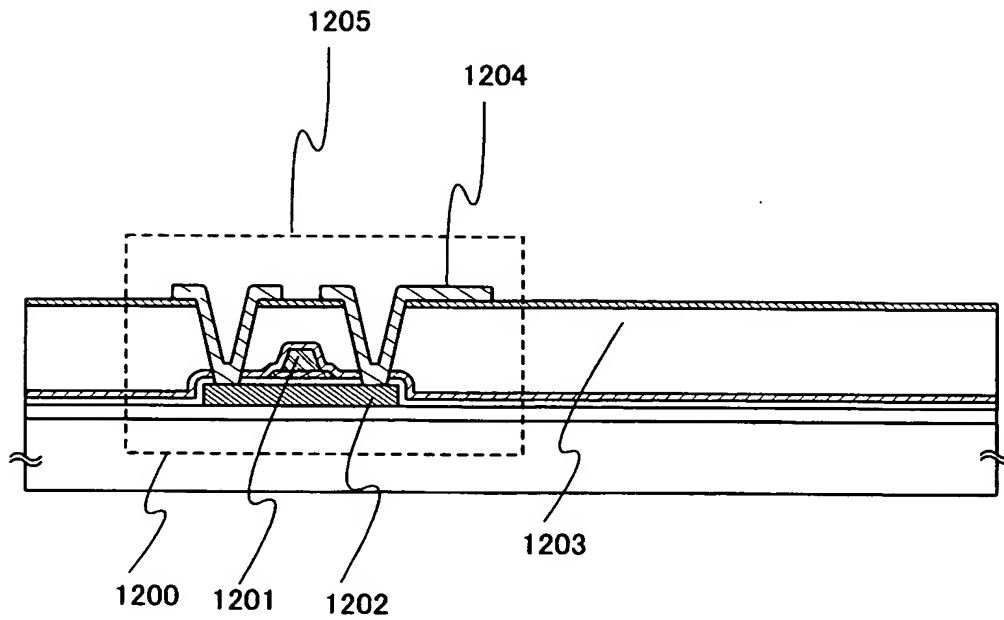


【図 11】



- 1101 : 光源  
1102 : レチクル  
1103~1106 : ブラインド  
1107 : 表示装置パターン  
1108 : 表示装置  
1109 : 投影レンズ  
1110 : 加工基板  
1111 : 可動ステージ  
1112 : フォトリソ

【図 12】



1200:加工基板  
1201:ゲート電極  
1202:シリコン  
1203:層間絶縁膜  
1204:配線  
1205:TFT

【書類名】 要約書

【要約】

【課題】 ステップ・アンド・リピート露光方法により加工基板上に複数の表示装置を形成する際、生産性を低下することなく加工基板上の表示装置の静電破壊防止対策と回路検査との両立を実現する表示装置の作製方法を提供する。

【解決手段】 表示装置の信号入力端子から加工基板の端部まで引き出された配線パターン 0 9 0 1 を、表示装置と一対一で繰り返される固定パターンの配列として、露光することにより効率的に形成する。この配線パターン 0 9 0 1 と脱着可能な導電性器具 0 9 0 2 との接触と非接触によって、表示装置の信号入力端子同士をショートする状態とオープンにする状態との切り替えを容易にすることにより、加工基板上の表示装置の静電破壊防止対策と回路検査との両立を実現する。

【選択図】 図 9

特願 2 0 0 2 - 3 7 9 4 9 6

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 5 3 8 7 8 ]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所